

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-121858

(43)Date of publication of application : 30.04.1999

(51)Int.Cl.

H01S 3/18

(21)Application number : 09-286430

(71)Applicant : NEC CORP

(22)Date of filing : 20.10.1997

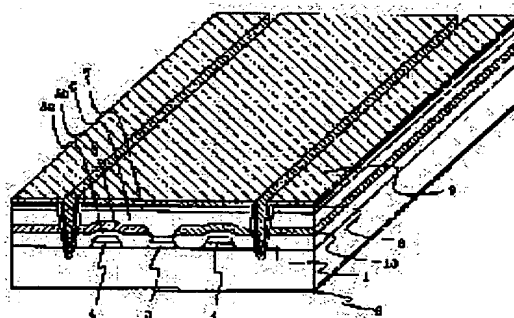
(72)Inventor : FURUSHIMA YUJI

(54) SEMICONDUCTOR LASER AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To manufacture a great amt. of semiconductor laser elements having good high-temp. high-power characteristics at a good uniformity, good reproducibility and low cost, by forming a stripe-like recombination layer having a narrower band gap than that of the constituent material of a current block layer, together with an active layer in the current block layer.

SOLUTION: A manufacturing method comprises steps of growing an InGaAsP SCH and active layer 3 at the same thickness and compsn. as at active layer growing opening stripes on a substrate having a selective growing mask, wherein an InGaAsP recombination layer 4 grown on recombination layer growing opening stripes having wider openings than active layer growing ones has an emission wavelength of 1.23 μ m, resulting from the growing rate reduction and compsn. adjustment for shortening the wavelength, forming a mask only on the top of a mesa type optical guide, and growing a current restriction structure composed of a p-InP and n-InP block layers 5a, 5b, p-InP buried layer 6 and contact layer 7.



LEGAL STATUS

[Date of request for examination] 20.10.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3024611

[Date of registration] 21.01.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-121858

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁶

H 0 1 S 3/18

識別記号

F I

H 0 1 S 3/18

審査請求 有 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願平9-286430

(22) 出願日 平成9年(1997)10月20日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 古嶋 裕司

東京都港区芝五丁目7番1号 日本電気株式会社内

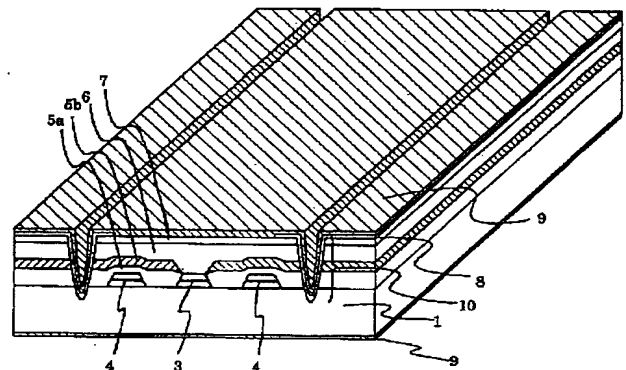
(74) 代理人 弁理士 菅野 中

(54) 【発明の名称】 半導体レーザおよびその製造方法

(57) 【要約】

【課題】 活性層近傍の任意の位置に、任意のバンドギャップを有する再結合層を活性層と一括して形成することを可能とし、良好な高温高出力特性を有する半導体レーザ素子を均一性・再現性良く作製する。

【解決手段】 活性層3を直接形成するための選択成長マスク2のパターンに、活性層成長用開口ストライプの他に電流ブロック層5に挿入する再結合層4を成長するための開口ストライプを作製し、このマスクパターンによって再結合層4の位置とバンドギャップを制御する。



- | | |
|---------------|--------------|
| 1 基板 | 6 p-Inp埋め込み層 |
| 3 活性層 | 7 コンタクト層 |
| 4 再結合層 | 8 絶縁膜 |
| 5a p-Inpブロック層 | 9 電極 |
| 5b n-Inpブロック層 | 10 電氣的分岐溝 |

【特許請求の範囲】

【請求項1】 活性層と、少なくとも1つの再結合層とを有する半導体レーザであって、活性層は、半導体層によって構成され、選択成長によって直接形成されたものであり、再結合層は、電流ブロック層中に選択成長によって活性層と同時に形成され、該電流ブロック層の構成材料よりもバンドギャップが狭いストライプ状をなすものであることを特徴とする半導体レーザ。

【請求項2】 上記再結合層のストライプ幅は、 $20\mu\text{m}$ 以下であることを特徴とする請求項1に記載の半導体レーザ。

【請求項3】 上記活性層と該活性層に最も近い上記再結合層ストライプとの間隔は、 $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることを特徴とする請求項1又は2に記載の半導体レーザ。

【請求項4】 半導体層によって構成された活性層を選択成長によって直接形成する半導体レーザ製造方法であって、活性層成長用開口部を挟んで少なくとも1対以上の該活性層成長用開口部以外の開口部を有する選択成長マスクパターンを用いて活性層の選択成長を行うことを特徴とする半導体レーザ製造方法。

【請求項5】 上記活性層成長用開口部以外の開口部は、幅 $20\mu\text{m}$ 以下のストライプ形状であることを特徴とする請求項4に記載の半導体レーザ製造方法。

【請求項6】 上記活性層成長用開口部と該活性層成長用開口部に最も近い活性層成長用以外の開口部との間のマスク幅が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることを特徴とする請求項4又は5に記載の半導体レーザ製造方法。

【請求項7】 半導体層によって構成された活性層を選択成長によって直接形成する半導体レーザ製造方法であって、活性層を直接形成するための選択成長マスクパターンに、活性層成長用開口ストライプの他に電流ブロック層に挿入する再結合層を成長するための開口ストライプを作製し、このマスクパターンによって再結合層の位置とバンドギャップを制御するものであることを特徴とする半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信や光情報処理、光ディスク装置、光インターコネクションなどに用いられる半導体レーザ素子およびその製造方法に関するものである。

【0002】

【従来の技術】従来より、光通信や光情報処理、光ディスク装置、光インターコネクションなどの用途に、半導体レーザは、様々な環境下で大量に使用されるようになっており、このため、耐環境性、特に高温高出力特性に優れた半導体レーザを安価に大量に生産することが強く

求められている。この種の半導体レーザを実現するためには活性層以外の部分を流れる不要な漏れ電流を低減することが重要であり、このため、種々の電流狭窄構造を有する埋め込みヘテロ構造(BH:Buried Heterostructure)レーザが研究・開発されている。

【0003】優れた高温高出力特性を有するBHレーザ構造として、図7に示すような断面形状を有するDC-PBH(Double Channel Planar Buried Heterostructure)構造が知られている。本構造は、InPのpnpnサイリスタ構造によって構成される電流ブロック層5a、5b中にInPよりもバンドギャップの狭いInGaAsP再結合層4が挿入された形となっており、pnpnサイリスタのゲート電流として作用するキャリアをこの狭バンドギャップ層において発光再結合させることによりサイリスタを構成するnpnあるいはpnptランジスタの電流利得を低減し、サイリスタのターンオン動作を抑制、電流狭窄特性を向上している。従来、DC-PBH構造は、n-InP基板1a上に活性層3を平坦成長した後にエッチングによりメサストライプを形成し、液相成長法(LPE:Liquid Phase Epitaxy)によって電流ブロック層を含む埋め込み層の成長を行うことにより作製していたが、半導体層へのエッチングならびにLPEによる埋め込み成長を用いる本製法は、制御性・均一性・再現性の点で問題を有していた。

【0004】図中、5aはp-Inpブロック層、5bはn-InPブロック層、6はp-InP埋め込み層、7aはp-InGaAsコンタクト層、8は絶縁膜、9は電極を示している。以下の図8～図10についても同一構成部分については、同一符号を付して説明する。

【0005】一方、制御性・均一性・再現性に優れた有機金属気相成長(MOVPE:Metal Organic Vapor Phase Epitaxy)法により、BH構造を作製した半導体レーザが盛んに研究開発されているが、ここでもpnnpブロック層に狭バンドギャップの再結合層を挿入することによる高温高出力特性の改善が提案されている。図8は、特開平6-338654公報に掲載されているp型基板1bを用いたRIB-PBH(Recombination layer Inserted Planar Buried Heterostructure)レーザの断面を示したものであり、さらに特開平8-236858公報においては、電流ブロック5a、5bに挿入する再結合層4のバンドギャップ組成ならびに位置を最適化することによって、高温高出力特性を改善することが可能であることが示されている。しかしながら、MOVPE法によって埋め込み成長を行う本製法においても、半導体層へのエッチング制御性・均一性・再現性に起因する素子特性

のばらつきを回避できないという問題があった。図8中、1bはp-InP基板、7bはn-InGaAsコンタクト層、11bはp-InPクラッド層、16はn-InP第1埋め込み層、17はn-InP第2埋め込み層である。

【0006】

【発明が解決しようとする課題】これに対し、IEEEフォトニクステクノロジーレターズ、Vol. 9, No. 3 (IEEE Photonics Technology Letters, March 1997 Vol. 9 No. 3, p. 291~293)に記載されているように、選択成長を利用して活性層を含むメサストライプを直接形成することにより、半導体層へのエッチングを回避し、優れた高温高出力特性を有するBHレーザを均一・再現性良く作製する方法が提案されている。図9(a), (b)はそれぞれ本方法によってn型基板1a上に作製されたDC-PBHレーザの断面構造ならびに活性層3の成長に用いられる選択成長マスク2のパターンを示したものであるが、選択成長マスク2の幅 W_m を $3 \sim 10 \mu m$ 程度とすることによって、活性層3から該マスク幅 W_m だけ離れた位置に狭バンドギャップ層が挿入された構造を実現している。しかしながら、本方法においては、再結合層4のバンドギャップならびに位置を独立して制御し、最適化することが不可能であるという問題があった。

【0007】また、選択成長における成長速度ならびに組成のマスク幅依存性を用いてスポットサイズ変換導波路を集積した半導体レーザを作製する研究が近年盛んに行われている。図10(a)は特開平7-283490公報に記載のスポットサイズ変換導波路集積レーザを示したものであるが、このようなスポットサイズ変換導波路集積レーザは、図10(b)のようにレーザ領域13のマスク幅を数十 μm と、スポットサイズ変換導波路領域14の端部におけるマスク幅との差が大きくなるように設定することによって実現されるため、図10(a)のように、電流狭窄特性の改善に有効な狭バンドギャップ層が活性層3の近傍の電流ブロック層5a、5b中に存在しない構成となる。このため、スポットサイズ変換導波路部14を除去したレーザ単体の特性を再結合層4が活性層3の近傍に存在する素子と比較すると、高温高出力特性の点で劣るものになるという問題があった。

【0008】本発明の目的は、半導体層によって構成された活性層が選択成長によって直接形成された半導体レーザおよびその製造方法において、活性層近傍の任意の位置に任意のバンドギャップを有する再結合層を活性層と一括して形成することを可能とし、良好な高温高出力特性を有する半導体レーザ素子を均一・再現性良く作製、安価に大量に提供することにある。

【0009】

【課題を解決するための手段】前記課題を解決するた

め、本発明による半導体レーザにおいては、活性層と、少なくとも1つの再結合層とを有する半導体レーザであって、活性層は、半導体層によって構成され、選択成長によって直接形成されたものであり、再結合層は、電流ブロック層中に選択成長によって活性層と同時に形成され、該電流ブロック層の構成材料よりもバンドギャップが狭いストライプ状をなすものである。

【0010】また、上記再結合層のストライプ幅は、 $20 \mu m$ 以下である。

10 【0011】また、上記活性層と該活性層に最も近い上記再結合層ストライプとの間隔は、 $1 \mu m$ 以上 $10 \mu m$ 以下である。

【0012】また、本発明による半導体レーザの製造方法においては、半導体層によって構成された活性層を選択成長によって直接形成する半導体レーザ製造方法であって、活性層成長用開口部を挾んで少なくとも1対以上の該活性層成長用開口部以外の開口部を有する選択成長マスクパターンを用いて活性層の選択成長を行うものである。

20 【0013】また、上記活性層成長用開口部以外の開口部は、幅 $20 \mu m$ 以下のストライプ形状である。

【0014】また、上記活性層成長用開口部と該活性層成長用開口部に最も近い活性層成長用以外の開口部との間のマスク幅が $1 \mu m$ 以上 $10 \mu m$ 以下である。

30 【0015】また、活性層を直接形成するための選択成長マスクパターンに、活性層成長用開口ストライプの他に電流ブロック層に挿入する再結合層を成長するための開口ストライプを作製し、このマスクパターンによって再結合層の位置とバンドギャップを制御するものである。

【0016】選択成長においては、マスク開口部とマスク部との面積比が大きい、すなわち開口面積が大きいほど、その開口部の単位面積当たりに供給される原料が減少し、成長速度が低下する。この際、InGaAsPなどの材料では、供給される原料組成も短波長化するため、量子井戸層厚の減少による量子効果の増大により、そのバンドギャップ変化はバルク活性層の場合よりも大きくなる。

40 【0017】先の図9(b)のような、選択成長パターンを用いる従来の全選択成長型DC-PBHレーザにおいては、活性層を成長する為の開口部の幅 W_o は、光の活性層への閉じ込めと横モード安定性のバランスといった観点から通常 $1 \sim 2 \mu m$ 程度のある一定の値に設定される。ここで、再結合層のバンドギャップは、狭い開口部に成長される活性層よりも大きくなるが、この $W_o =$ 一定という条件下では活性層と再結合層とのバンドギャップ差はマスク幅 W_m によって決定され、 W_m が大きいほど両者のバンドギャップ差は大きくなる。しかしながら、この場合には活性層と再結合層の距離が増大することになり、再結合層のバンドギャップと位置とをそれぞ

れ独立に設定することはできない。

【0018】本発明は、後述の実施形態に説明する図1のように、選択成長マスク2のパターンに活性層以外にも開口ストライプを設けることを特徴とするが、活性層と再結合層との位置関係がマスク幅 W_{m1} によって決定される点は従来と同様である。しかしながら、再結合層のバンドギャップは、マスク幅 W_{m1} 、 W_{m2} ならびにマスク開口幅 W_{o1} 、 W_{o2} 、いずれのパラメータに対しても変化するため、 W_{o1} =一定、かつ、 W_{m1} =一定とした場合、すなわち活性層幅と再結合層との位置を固定した条件下においても、他の W_{o2} ならびに W_{m2} をパラメータとして再結合層のバンドギャップを制御することが可能である。従って、再結合層の位置とバンドギャップをそれぞれ独立に制御、最適化することにより、電子や正孔の漏れ電流を最小に抑えた電流ブロック層構造を有する半導体レーザの作製が可能となる。

【0019】ここで、活性層と再結合層との間隔が大きすぎると、狭バンドギャップ層の挿入によるpnpnブロック層構造のターンオン抑制効果が小さくなり、電流狭窄特性が低下し、逆に間隔が小さすぎると再結合層の正孔に対するポテンシャルが低いために活性層上のpクラッド層から活性層脇のpブロック層を通過して再結合層に流れ込む漏れ電流が増加する。従って、本発明における活性層と該活性層に最も近い再結合層ストライプとの間隔は1 μ m以上10 μ m以下であることが望ましい。なお、再結合層のストライプ幅 W_{o2} は特に限定されるものではないが、 W_{o2} が大きすぎると W_{m2} による再結合層組成の制御範囲が小さくなるため、20 μ m以下の値で設計されることが望ましい。

【0020】また、本発明を用いれば、選択成長を用いてスポットサイズ変換導波路を集積化したレーザを作製する場合でも、電流狭窄特性の向上に有効な狭バンドギャップ層が活性層近傍の電流ブロック層に挿入された構造とすることが可能であり、この場合にも上記のように再結合層の位置とバンドギャップを独立に制御することが可能である。

【0021】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明するが、本発明は以下の実施の形態に限定されるものではない。なお、図8以下の図に図示したものと同一構成部分には、同一符号を付して説明する。

【0022】図2は本発明の第一の実施の形態の半導体レーザの構造を示したものである。図1に示したように、半導体基板1上に形成された選択成長マスク2には活性層を成長するためのストライプ開口と、ブロック層中に挿入する再結合層を成長するためのストライプ開口とがパターンニングしており、これにより活性層3と再結合層4との一括選択成長が行われる。

【0023】図3は本実施形態の半導体レーザの製造方

法を説明するための実施例として、1.3 μ m帯のファブリペローレーザ(FP-LD)の作製工程を示した図である。図3(a)中、2aは、選択成長前にn-InP基板1a表面にCVD法により堆積され、フォトリソグラフィによりパターンニングされたSiO₂マスクであり、そのマスク幅 W_{m1} =3.0 μ m、 W_{m2} =3.0 μ m、開口幅 W_{o1} =1.5 μ m、 W_{o2} =5.0 μ mである。このようなSiO₂マスク2aを形成した基板(n-InP基板1a)上に、活性層成長用開口ストライプ部における膜厚ならびに組成で、n-InPクラッド層11a(厚さ0.2 μ m、ドーピング濃度 $1 \times 10^{18} \text{ cm}^{-3}$)、InGaAsPのSCHおよび歪MQW構造を有する活性層3(量子井戸数6、厚さ0.2 μ m、発光波長1.3 μ m)、p-InPクラッド層11b(厚さ0.1 μ m、ドーピング濃度 $7 \times 10^{17} \text{ cm}^{-3}$)を順次成長する。ここで、活性層成長用開口部より広い開口幅を有する再結合層成長用開口ストライプ部に成長されたInGaAsP再結合層4は成長速度の低下と組成の短波長化の結果、発光波長1.23 μ mとなっている。次に、フォトリソグラフィにより活性層3を含むメサ型光導波路の上部にのみSiO₂マスク12を形成し、p-InPブロック層5a(厚さ0.5 μ m、ドーピング濃度 $3 \times 10^{17} \text{ cm}^{-3}$)およびn-InPブロック層5b(厚さ0.7 μ m、ドーピング濃度 $1 \times 10^{18} \text{ cm}^{-3}$)からなる電流狭窄構造を成長し、さらにSiO₂マスク12を除去した後にp-InP埋め込み層6及びp-InGaAsコンタクト層7aを成長した後、電極9を作製し、最後に劈開によって共振器長300 μ mの半導体レーザとした。本実施形態にかかる半導体レーザの電流・光出力特性は、200素子の平均値で、25℃において閾値電流7.2mA、スロープ効率0.32W/A、85℃において閾値電流17.8mA、スロープ効率0.25W/Aと良好な特性を示した。

【0024】なお、本発明の第一の実施の形態を示す図2では素子容量の低減や劈開後のバー(レーザアレイ)状態での隣接素子との電気的分離等の為に、電気的分離溝を通常のエッチング技術を用いて形成した場合の構造を示しているが、このような電気的分離溝10によって半導体レーザアレイとした場合においても本発明が適用可能であることはいうまでもない。またこの実施形態には、ファブリペロー共振器型のレーザを用いて説明したが、DFBレーザ構造あるいはDBRレーザ構造としても良く、その発振波長も上記の実施例の1.3 μ m帯に限定されるものではなく、例えば1.55 μ mや1.65 μ m、0.98 μ m、あるいは0.68 μ m等の可視波長帯を含め、いかなる波長帯であってもよい。また、この実施形態では歪量子井戸層を用いた歪MQW構造としたが、無歪MQW構造や歪補償型MQW構造あるいはバルク活性層を用いてもよく、その構成材料としてはI

nGaAsP/InP系の他に、AlGaInAs/InP系、AlGaAs/GaAs系、AlGaInP/GaInP系その他いかなる半導体材料系を使用したものであっても良い。

【0025】図4は本発明の第二の実施の形態のスポットサイズ変換導波路集積半導体レーザの構造を示したものである。

【0026】本発明の他の実施形態の例として、1.3 μ m帯のスポットサイズ変換導波路集積FP-LDを作製するための選択成長マスクパターンを示したものを図5に示す。図中、活性層を成長するためのストライプ開口幅 $W_o1 = 1.3 \mu$ m、ブロック層中に挿入される再結合層を成長するためのストライプ開口幅 $W_o2 = 4 \mu$ m、マスク幅 $W_m1 = 5 \mu$ mで一定、 W_m2 は長さ250 μ mのレーザ領域13では50 μ mで、長さ200 μ mのスポットサイズ変換導波路領域14において、50 μ mから0 μ mにテーパ状に減少させている。このような選択成長マスクパターンを用いることにより、広いマスク幅を必要とするレーザ領域13においても、図4のように電流ブロック層(5a、5b)にバンドギャップの小さな再結合層4が挿入された、高温高出力特性に優れた構造をとることが可能となる。本実施形態においても、レーザ領域13での活性層開口ストライプ部における膜厚ならびに組成を本発明第一の実施の形態の例と同一とした設計で選択成長を行い、その結果、出射端における発光波長が1.14 μ m膜厚がレーザ領域部の1/3のスポットサイズ変換導波路15、ならびにレーザ領域13において発光波長1.21 μ mの再結合層4が得られた。さらに本発明第一の実施の形態の例と同一の工程によってBH成長を行い、レーザ領域全体とスポットサイズ変換導波路領域のレーザ側40 μ mの合計290 μ mに電流を注入する電極構造を作製し、全素子長450 μ mに劈開後、後方端面に反射率90%のコーティングを施してスポットサイズ変換導波路集積半導体レーザとした。本実施形態にかかるスポットサイズ変換導波路集積半導体レーザは、100素子の平均値で、25℃において閾値電流8.5 mA、スロープ効率0.38 W/A、85℃において閾値電流26.3 mA、スロープ効率0.25 W/Aと良好な電流-光出力特性、ならびに遠視野像の半値全幅が水平方向12°、垂直方向13°と良好な狭放射角光出力特性を示した。

【0027】本実施の形態においても、前記FPレーザ構造の他、DFBレーザ構造あるいはDBRレーザ構造など、いかなるレーザ構造を用いても良く、その発振波長ならびに構成材料によって本発明が限定されるもので無いことは第一の実施の形態の場合と同様である。また、本実施形態においては、スポットサイズ変換導波路領域の選択成長マスク幅が直線的に減少するテーパ形状を例として示したが、本発明の第二の実施の形態はテーパ形状に限定されるものではなく、例えば曲線的に前方

端面側ほどテーパが緩やかになる形状でも良く、マスク幅等の値も本実施形態に限定されるものではない。

【0028】以上、本発明の第一の実施の形態および第二の実施の形態においては、再結合層を成長するための開口ストライプが活性層成長用開口ストライプの両側に一対ずつパターンニングされた場合を例として示したが、例えば、図6のように活性層成長用開口ストライプの両側に二対ずつ、あるいはそれ以上の再結合層成長用開口ストライプが存在しても良い。

10 【0029】

【発明の効果】以上に説明したように、本発明によれば、半導体レーザの電流狭窄特性を向上し、良好な高温高出力特性を有する半導体レーザを安価に量産することが可能となる。

【0030】その理由は、良好な制御性・均一性・再現性を有する全選択成長型BHレーザおよびその製法において、電流狭窄特性の向上に有効な狭バンドギャップ層の位置とバンドギャップ組成を任意に制御し最適化することが可能になるからである。

20 【図面の簡単な説明】

【図1】本発明の作用を説明する図である。

【図2】本発明の第一の実施の形態を説明する図である。

【図3】本発明の第一の実施の形態の一例を説明する図である。

【図4】本発明の第二の実施の形態を説明する図である。

【図5】本発明の第二の実施の形態の一例を説明する図である。

30 【図6】本発明にかかる活性層成長用開口ストライプの両側に2対の再結合層成長用開口ストライプが存在する選択成長マスクパターンを示す図である。

【図7】従来例1の説明図である。

【図8】従来例2の説明図である。

【図9】従来例3の説明図である。

【図10】従来例4の説明図である。

【符号の説明】

1 基板

1a n-InP基板

40 1b p-InP基板

2 選択成長マスク

2a SiO₂マスク

3 活性層

4 再結合層

5 電流ブロック層

5a p-InPブロック層

5b n-InPブロック層

6 p-InP埋め込み層

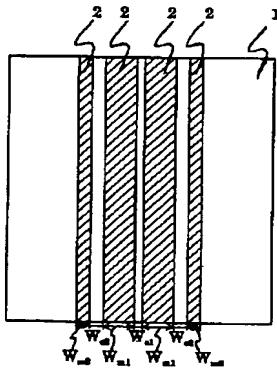
7 コンタクト層

50 7a p-InGaAsコンタクト層

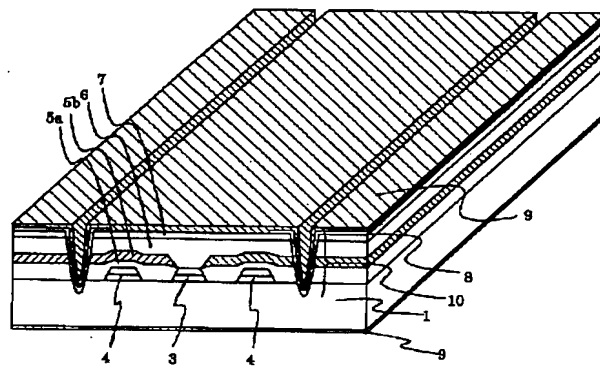
- 7b n-InGaAsコンタクト層
 8 絶縁膜
 9 電極
 10 電気的分離溝
 11 クラッド層
 11a n-InPクラッド層
 11b p-InPクラッド層
 12 SiO₂マスク

- 13 レーザ領域
 14 スポットサイズ変換導波路領域
 15 スポットサイズ変換導波路
 16 n-InP第1埋め込み層
 17 n-InP第2埋め込み層
 18 SCH層
 19 多重量子井戸構造
 20 開口部

【図1】

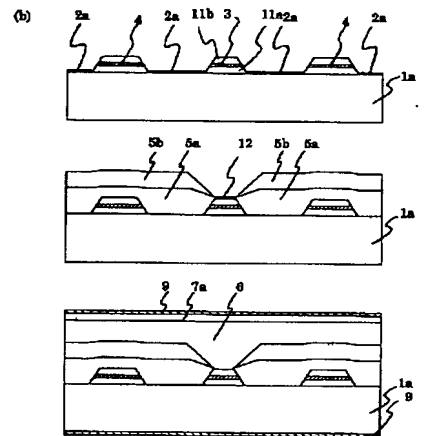
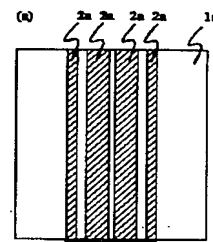


【図2】

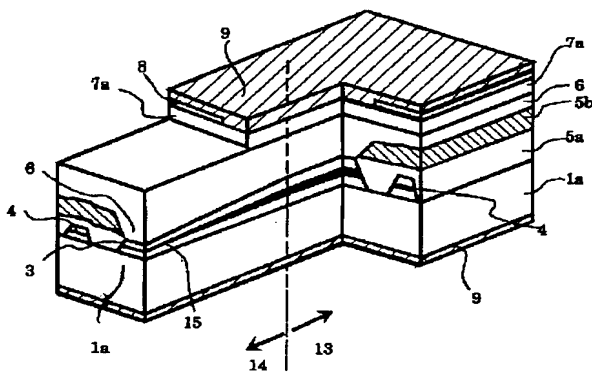


- 1 基板
 3 活性層
 4 再結合層
 5a p-Inpブロック層
 5b n-Inpブロック層
 6 p-Inp埋め込み層
 7 コンタクト層
 8 絶縁膜
 9 電極
 10 電気的分離溝

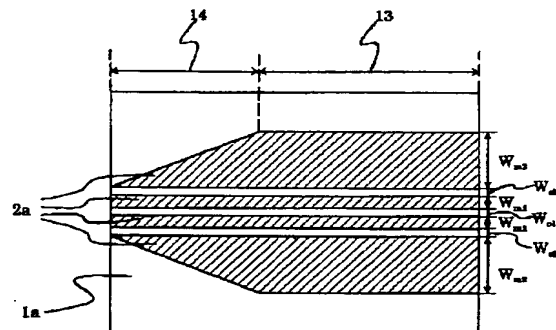
【図3】



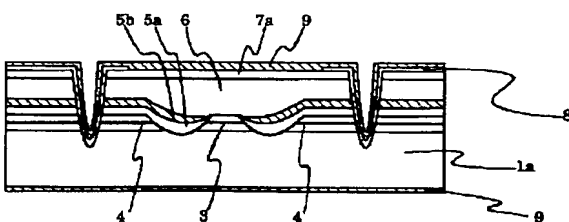
【図4】



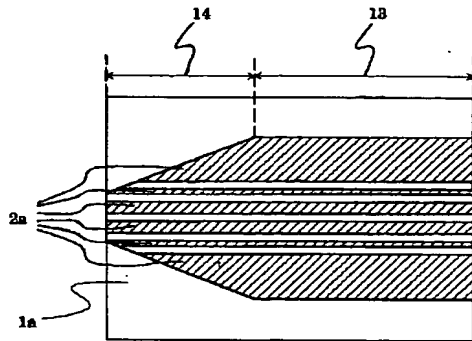
【図5】



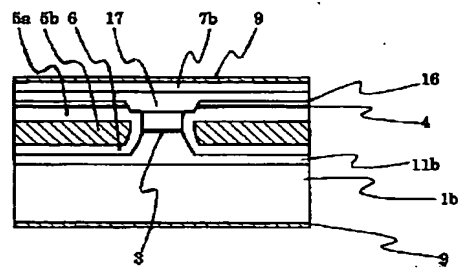
【図7】



【図 6】

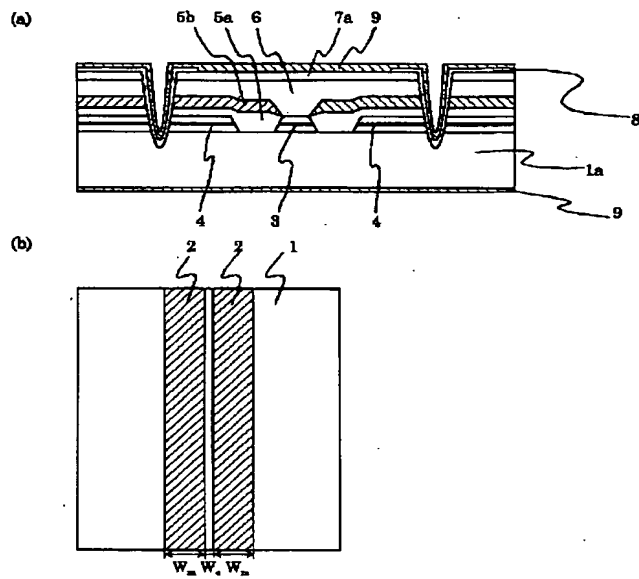


【図 8】



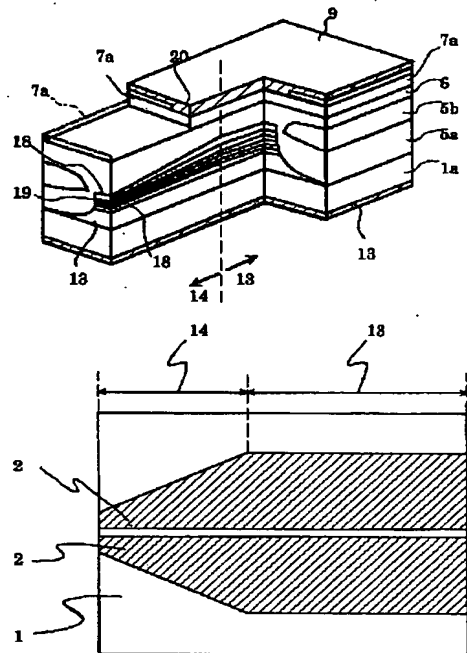
【図 10】

【図 9】



(a)

(b)



THIS PAGE BLANK (USPTO)